

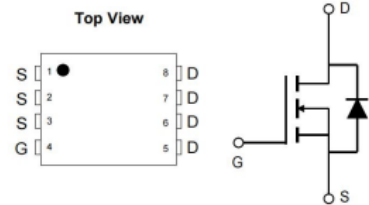
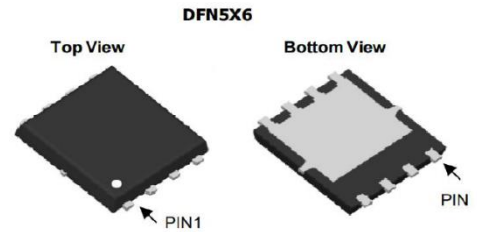
1. 4mΩ、40V、N沟道增强型场效应管– JKF014N040B

产品描述

JKF014N040B是一款N沟道增强型低压快开关MOS场效应晶体管，采用Grand Split Gate Trench MOSFET工艺技术制造而成。先进的工艺以及条状的Cell设计结构使得该产品具有较低的导通电阻、优越的开关性能及很高的雪崩击穿耐量，极大提高了产品的可靠性。

主要特点

- $V(BR)_{DSS} = 40V$, $I_{DMAX} = 100A$
 - $R_{DS(on)} < 1.4m\Omega @V_{GS}=10V$
 - $R_{DS(on)} < 2.0m\Omega @V_{GS}=4.5V$
- 超低栅极电荷量，开关速度快，优异的FOM性能；
- 低反向传输电容，提升了的dv/dt;100% UIS 测试通过；
- 封装形式:DFN5X6-8L



应用领域

- 网络适配器，LED电源转换器
- 锂电池BMS，同步整流器，PWM控制电路
- Quick-C 快充电路，电源管理

产品规格分类

产品名称	封装形式	打印标示	材料	包装形式
JKF014N040B	DFN5X6-8L	5096	无铅	3000PCS/编带盘装

电气极限参数($T_{amb}=25^{\circ}\text{C}$) 和热特性

参数	符号	范围				单位
		*JKS014N040	*JKD014N040	JKF014N040	*JKN014N040	
漏源电压	VDS	40				V
栅源电压	VGS	± 20				V
连续漏极电流	I_D	$T_c=25^{\circ}\text{C}$		150		A
		$T_c=100^{\circ}\text{C}$		100		
脉冲漏极电流 @Note1	I_{DM}	580				A
最大耗散功率	P_D	$T_c=25^{\circ}\text{C}$	130	$T_a=25^{\circ}\text{C}$	2.5	W
单脉冲雪崩能 量@Note2	EAS	650				mJ
工作温度	T_J	+150				$^{\circ}\text{C}$
存储温度	T_{STG}	-55 to +150				$^{\circ}\text{C}$
热阻特性						
芯片对管壳 热阻	$R_{\theta JC}$	--	--	1.02	--	$^{\circ}\text{C/W}$
芯片对环境 热阻	$R_{\theta JA}$	--	--	50	--	$^{\circ}\text{C/W}$

Note 1: 重复额定值, 脉冲宽度受结温限制.

Note 2: EAS测试条件 $V_{DD}=10\text{V}$, $L=1\text{mH}$, $I_{AS}=30\text{A}$, $V_{GS}=10\text{V}$, 开始温度 $T_j=25^{\circ}\text{C}$

电气参数 ($T_{amb}=25^{\circ}\text{C}$, 除非特别指定,)

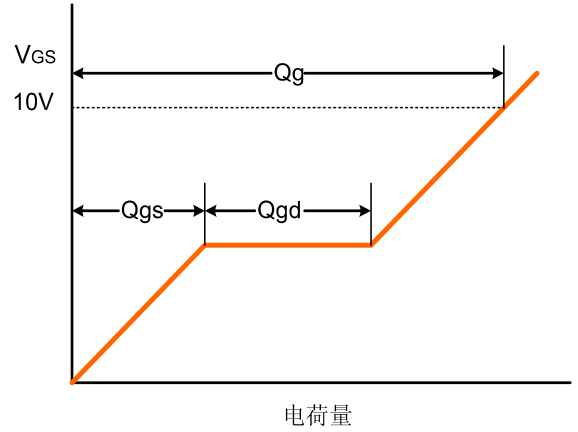
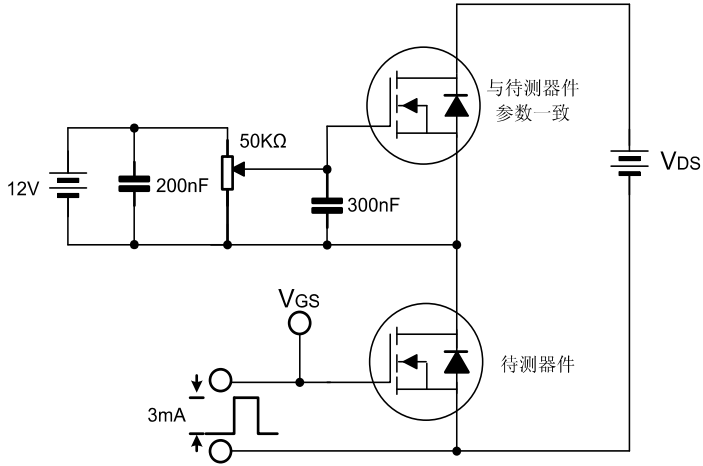
参数	符号	测试条件	最小值	典型值	最大值	单位
静态参数						
漏级击穿电压	BV_{DSS}	$V_{GS}=0V, I_D=-250\mu A$	40	--	--	V
漏级导通电阻	$R_{DS(on)}$	$V_{GS}=10V, I_D=20A$	--	1.3	1.4	$m\Omega$
		$V_{GS}=4.5V, I_D=20A$	--	1.8	2.0	$m\Omega$
栅极开启电压	$V_{GS(th)}$	$V_{DS}=V_{GS}, I_D=250\mu A$	1.2	1.9	2.2	V
零栅极漏级漏电流	I_{DSS}	$V_{DS}=40V, V_{GS}=0V, T_j=25^{\circ}\text{C}$	--	--	1	μA
漏级短路时截止电流	I_{GSS}	$V_{GS}=\pm 20V, V_{DS}=0V$	--	--	± 100	nA
正向跨导	G_{FS}	$V_{DS}=10V, I_D=10A$	--	21	--	S
开关参数						
导通延时时间	$T_d(on)$	$V_{DS}=20V, R_g=3\Omega, R_L=1\Omega, V_{GS}=10V$ (Note 2)	--	7	--	nS
导通上升时间	$T_r(on)$		--	2.8	--	nS
关断延迟时间	$T_d(off)$		--	24	--	nS
关断下降时间	T_f		--	3.9	--	nS
栅极总电荷	Q_G	$V_{DS}=20V, V_{GS}=10V, I_D=20A$ (Note 3)	--	31	--	nC
栅源级电荷	Q_{GS}		--	6.0	--	nC
栅漏极电荷	Q_{GD}		--	3.8	--	nC
动态参数						
输入电容	C_{iss}	$V_{DS}=20V, V_{GS}=0V$	--	7055	--	pF
输出电容	C_{oss}		--	2053	--	pF

反向输出电容	C_{rss}	$F=1.0\text{MHz}$	--	63.8	--	pF
栅极电阻	R_g	$V_{GS}=0V, V_{DS}=20V,$ $F=1.0\text{MHz}$	--	2.6	--	Ω
漏-源本体二极管特性参数						
正向漏极电流	I_{SD}	反偏P-N结	--	--	50	A
源极脉冲电流	I_{SM}		--	--	--	A
正向二极管 电压降	V_{SD}	$I_S=10A, V_{GS}=0V$	--	0.8	1.2	V
反向恢复时间	T_{rr}	$I_S=20A, V_{GS}=0V$ $di/dt=100A/\mu S$	--	--	--	nS
正向恢复时间	Q_{rr}		--	--	--	μC

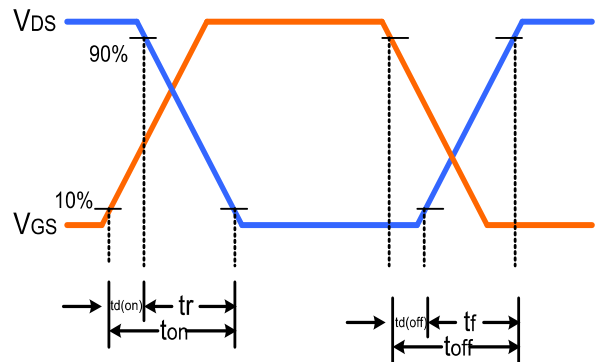
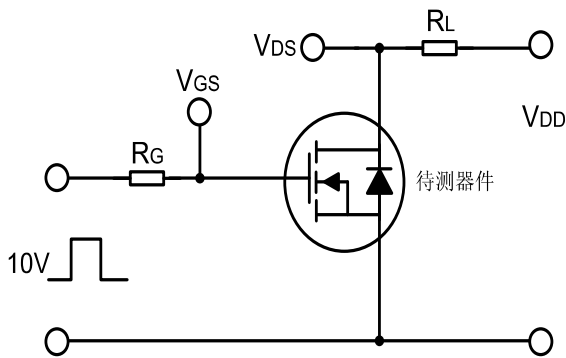
Note 3: 脉冲测试: 脉冲宽度 $<300\mu S$, 占空比 $<2\%$, $R_L=1\Omega$; 基本上不受工作温度的影响

开关时间测试电路及测试波形

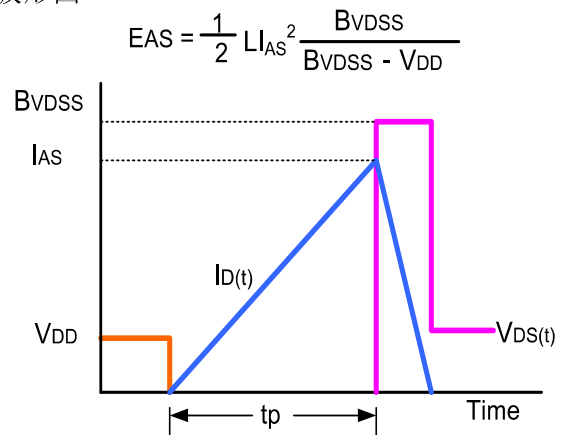
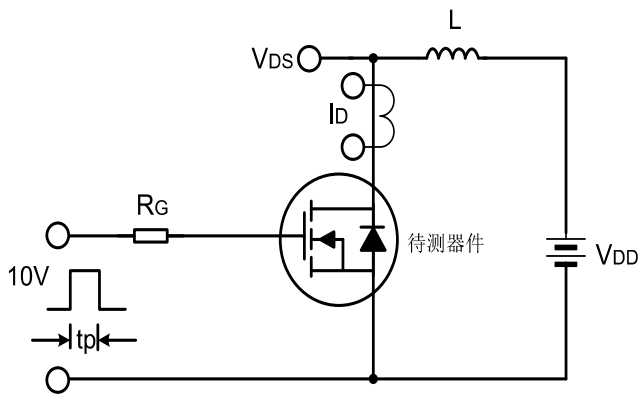
栅极电荷量测试电路及波形图



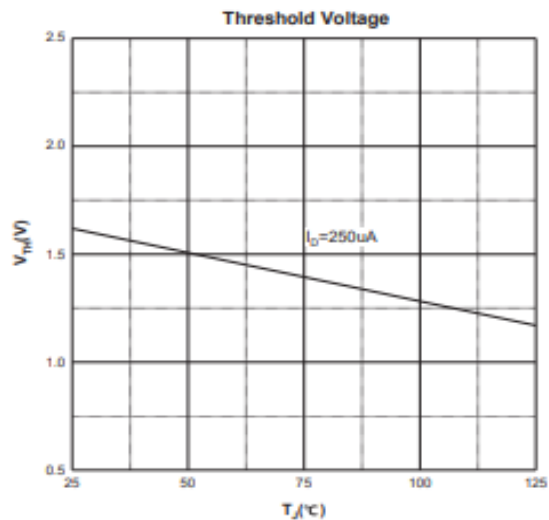
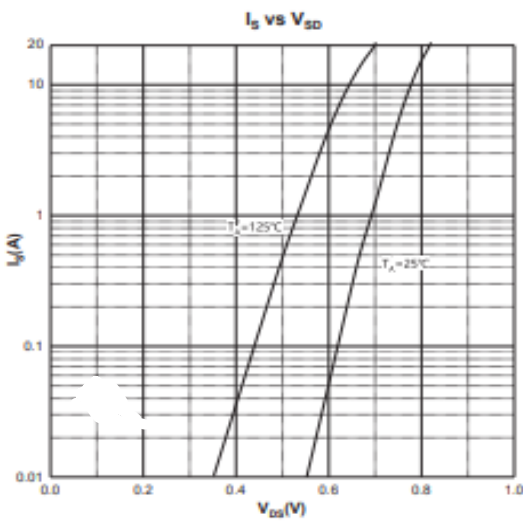
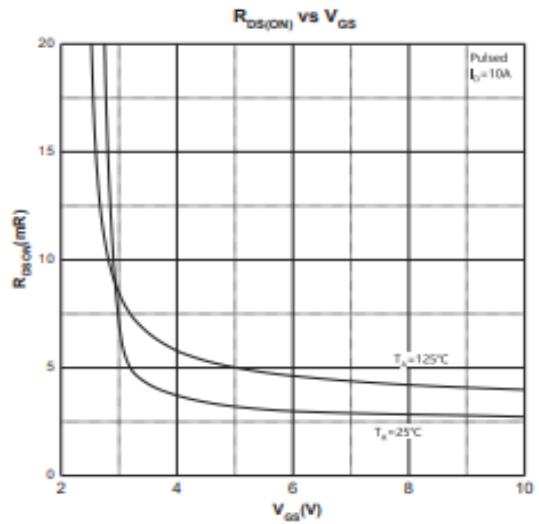
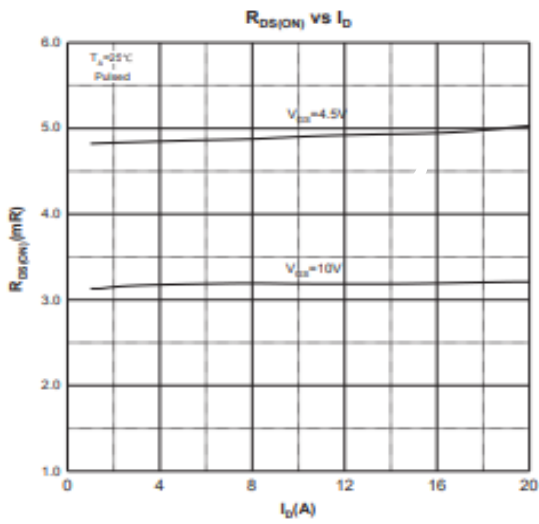
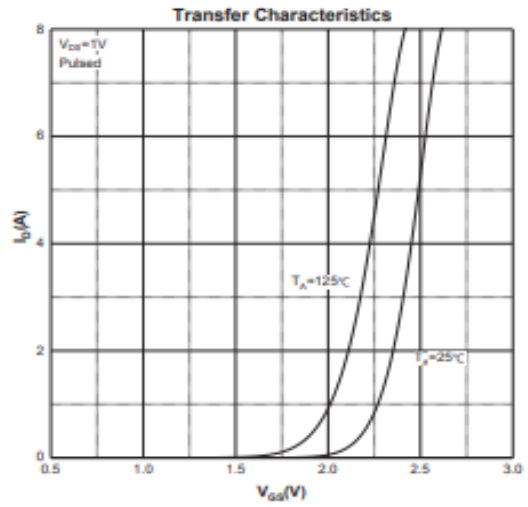
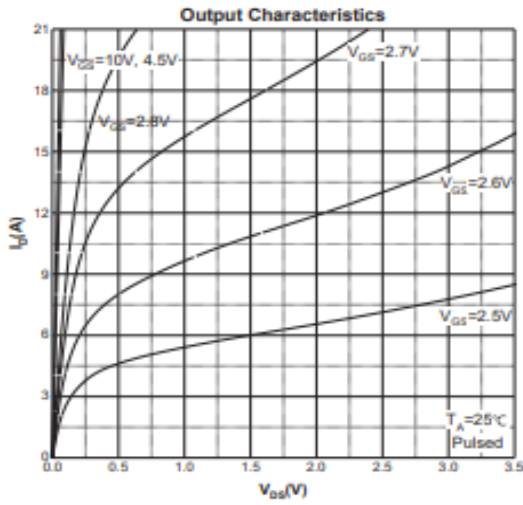
开关时间测试电路及波形图



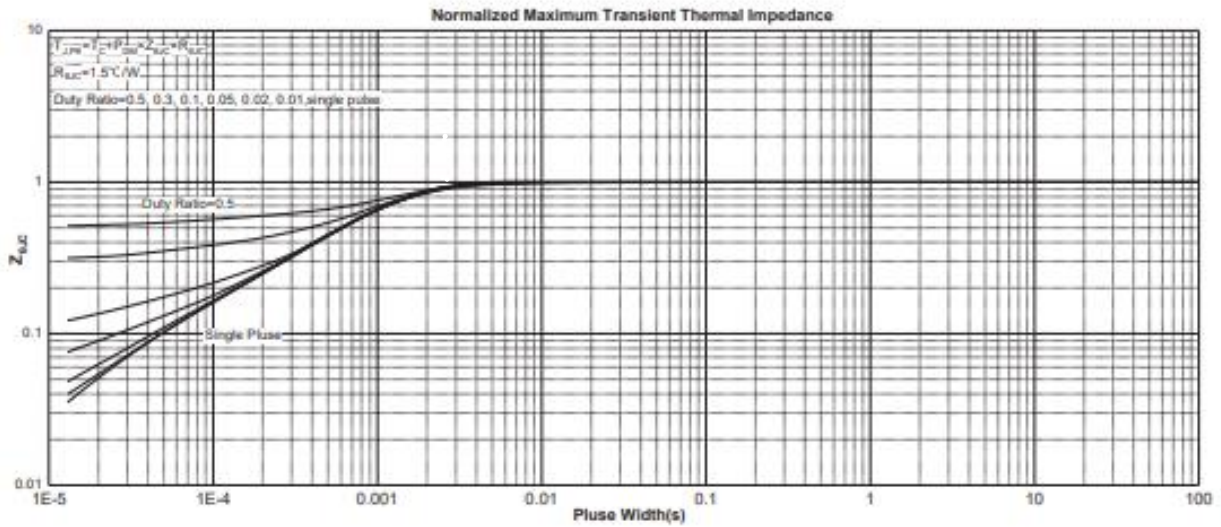
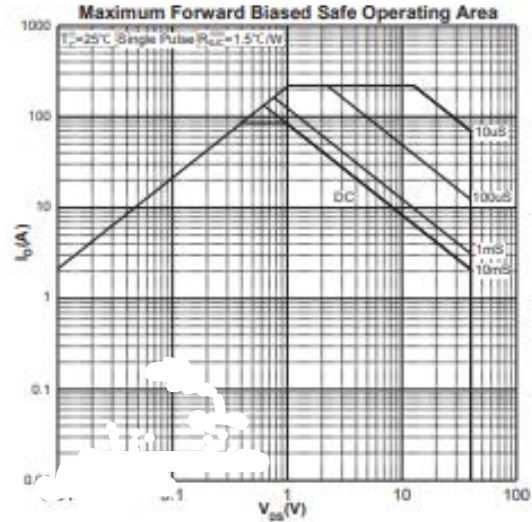
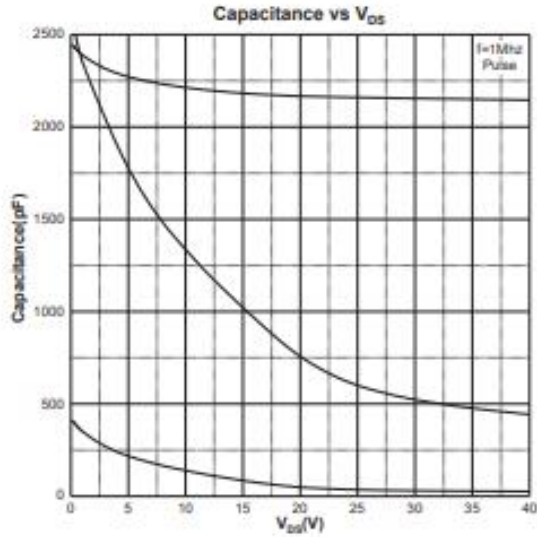
测试电路及波形图



典型电路和温度应用参数曲线图



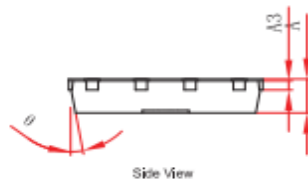
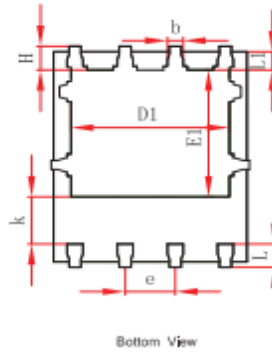
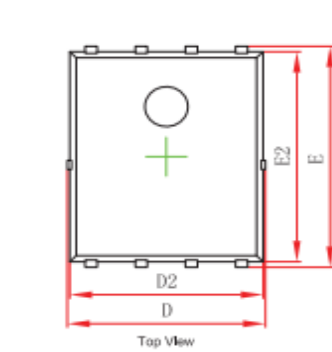
典型电路和温度应用参数曲线图



封装外形图

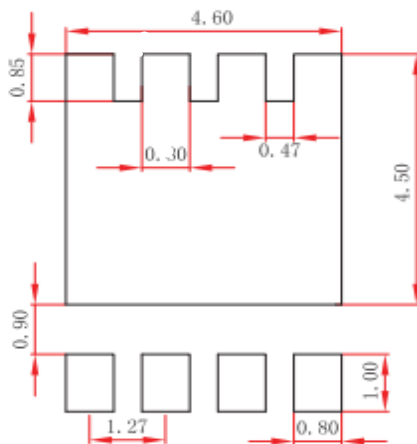
DFN5X6-8L PACKAGE INFORMATION

■ PDFN5x6-8 Package Outline Dimensions



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	0.900	1.000	0.035	0.039
A3	0.254REF.		0.010REF.	
D	4.944	5.096	0.195	0.201
E	5.974	6.126	0.235	0.241
D1	3.910	4.110	0.154	0.162
E1	3.375	3.575	0.133	0.141
D2	4.824	4.976	0.190	0.196
E2	5.674	5.826	0.223	0.229
k	1.190	1.390	0.047	0.055
b	0.350	0.450	0.014	0.018
e	1.270TYP.		0.050TYP.	
L	0.559	0.711	0.022	0.028
L1	0.424	0.576	0.017	0.023
H	0.574	0.726	0.023	0.029
theta	10°	12°	10°	12°

■ PDFN5x6-8 Suggested Pad Layout



Note:

1. Controlling dimension: in millimeters.
2. General tolerance: $\pm 0.05\text{mm}$.
3. The pad layout is for reference purposes only.

订单包装信息

产品型号	封装形式	重量	最小包装	包装形式	交货形式
		Grams (大约)	PCS	Inch	Tape/Reel
JKF014N040B	DFN5X6-8	0.6	3000	7' 盘式	Reel/编带

声明:

- **金开盛电子已申请了专利，享有绝对的合法权益。与本公司MOS以及其他产品有关的专利权并未被同意授权使用**，任何经由不当手段侵害本公司专利权的公司、组织或个人，本公司将采取一切可能的法律行动，遏制侵权者的不当的侵权行为，并追讨本公司因侵权行为所受的损失、或侵权者所得的不法收益。
- **金开盛电子**保留说明书的更改权，恕不另行通知!客户在下单前应获取最新版本资料，并验证相关信息是否完整和最新。
- 任何半导体产品特定条件下都有一定的失效或发生故障的可能，买方有责任在使用**JKS、ZKX、DT**产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险可能造成人身伤害或财产损失情况的发生!
- 产品提升永无止境，我公司将竭诚为客户提供更优秀的产品!

MOS电路操作注意事项:

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏:

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。



产品名称: JKF014N040B

文档类型: 产品说明书

版 权: 深圳市金开盛电子有限公司

公司主页: <http://www.jksesemi.com>

版本号: 2022ver1.1.8

修订审核: 2023/05/10